

FIȘA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Tehnică din Cluj-Napoca
1.2 Facultatea	Automatică și Calculatoare
1.3 Departamentul	Calculatoare
1.4 Domeniul de studii	Calculatoare și Tehnologia Informației
1.5 Ciclul de studii	Licență
1.6 Programul de studii / Calificarea	Calculatoare și Tehnologia Informației / Inginer
1.7 Forma de învățământ	IF – învățământ cu frecvență
1.8 Codul disciplinei	23.

2. Date despre disciplină

2.1 Denumirea disciplinei	Arhitectura Calculatoarelor				
2.2 Titularii de curs	Prof.dr. ing. Florin Oniga - Florin.Oniga@cs.utcluj.ro Conf.dr. ing. Mihai Negru - Mihai.Negru@cs.utcluj.ro Ș.I.dr.ing. Cristian-Cosmin Vancea - Cristian.Vancea@cs.utcluj.ro				
2.3 Titularul / Titularii activităților de seminar / laborator / proiect	Prof.dr.ing. Florin Oniga - Florin.Oniga@cs.utcluj.ro Conf.dr.ing. Mihai Negru - Mihai.Negru@cs.utcluj.ro Ș.I.dr.ing. Cristian-Cosmin Vancea - Cristian.Vancea@cs.utcluj.ro Conf.dr. Răzvan Itu - Razvan.Itu@cs.utcluj.ro Ș.I.dr.ing. Florin-Dragoș Lișman - Dragos.Lisman@cs.utcluj.ro Ș.I.dr.ing. Constantin Ioan Nandra - Constantin.Nandra@cs.utcluj.ro Ș.I.dr.ing. Mircea-Paul Mureșan - Mircea.Muresan@cs.utcluj.ro As.ing. Attila Ernő Fűzes - Attila.Fuzes@cs.utcluj.ro As.ing. Vivian Chiciudean - Vivian.Chiciudean@cs.utcluj.ro				
2.4 Anul de studiu	II	2.5 Semestrul	4	2.6 Tipul de evaluare (E – examen, C – colocviu, V – verificare)	E
2.7 Regimul disciplinei	DF – fundamentală, DD – în domeniu, DS – de specialitate, DC – complementară				DD
	DI – Impusă, DOp – opțională, DFac – facultativă				DI

3. Timpul total estimat

3.1 Număr de ore pe săptămână	4	din care:	Curs	2	Seminar	-	Laborator	2	Proiect	-
3.2 Număr de ore pe semestru	56	din care:	Curs	28	Seminar	-	Laborator	28	Proiect	-
3.3 Distribuția fondului de timp (ore pe semestru) pentru:										
(a) Studiul după manual, suport de curs, bibliografie și notițe										28
(b) Documentare suplimentară în bibliotecă, pe platforme electronice de specialitate și pe teren										14
(c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri										23
(d) Tutoriat										0
(e) Examinări										4
(f) Alte activități:										0
3.4 Total ore studiu individual (suma (3.3(a)...3.3(f)))				69						
3.5 Total ore pe semestru (3.2+3.4)				125						
3.6 Numărul de credite				5						

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	1. Proiectare logică ≥ 5 2. Proiectarea sistemelor numerice ≥ 5
4.2 de competențe	Cunoștințe de proiectare a circuitelor digitale și de descriere în VHDL

5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	Tablă, proiector, calculator
5.2. de desfășurare a laboratorului	Calculator/laptop, Xilinx Vivado, Plăci de dezvoltare FPGA

6. Competențele specifice acumulate

6.1 Competențe profesionale	C2 - Proiectarea componentelor hardware, software și de comunicații C2.1 - Descrierea structurii și funcționării componentelor hardware, software și de comunicații C2.2 - Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații C2.3 - Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii C2.4 - Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrice C2.5 - Implementarea componentelor hardware, software și de comunicație
6.2 Competențe transversale	N/A

7. Obiectivele disciplinei

7.1 Obiectivul general al disciplinei	Cunoașterea și înțelegerea conceptelor de organizare și funcționare a unităților centrale de procesare, memoriilor, I/O și utilizarea acestor concepte pentru proiectare
7.2 Obiectivele specifice	- Aplicarea metodelor de reprezentare și de proiectare la nivel de sistem pentru circuite digitale - Specificarea Arhitecturii Setului de Instrucțiuni - Scrierea de programe simple în limbaje de asamblare și cod mașină - Specificarea, proiectarea, implementarea și testarea unor unități centrale de prelucrare, micro-arhitecturi, căi de date și unități de comandă - Înțelegerea organizării memoriei - Înțelegerea tendințelor moderne în arhitectura calculatoarelor

8. Conținuturi

8. Conținutul cursului			
8.1 Curs	Nr.ore	Metode de predare	Observații
Introducere	2	Oral și cu mijloace multimedia/ecran partajat/tablă, stil de predare interactiv, consultații, rezolvare de probleme.	
Proiectarea Sistemelor Digitale	2		
Arhitectura Setului de Instrucțiuni	2		
Proiectarea procesorului cu un singur ciclu de execuție	2		
Aritmetica calculatoarelor, unități aritmetice și logice	2		
Procesorul cu cicluri multiple de execuție – calea de date	2		
Procesorul cu cicluri multiple de execuție – controlul	2		
Procesorul pipeline. Hazarduri	2		
Planificarea dinamică a execuției	2		
Execuție speculativă și Predicția ramificațiilor	2		
Memorii	2		
Arhitecturi moderne de procesoare	2		
Rezolvare de probleme	2		
Rezolvare de probleme	2		
Bibliografie			
1. D. A. Patterson, J. L. Hennessy, “Computer Organization and Design: The Hardware/Software Interface”, 5 th edition, Morgan–Kaufmann, 2013, si editii mai noi.			

2. J. L. Hennessy , D. A. Patterson, “Computer Organization and Design: A Quantitative Approach”, 5 th edition, Morgan-Kaufmann, 2011, și ediții mai noi.			
3. F. Oniga, “De la bit la procesor. Introducere în arhitectura calculatoarelor”, U.T. Press, 2019, ISBN 978-606-737-366-0, disponibil online.			
4. W. Stallings, “Computer Organization and Architecture”, 11 th edition, Pearson, 2021.			
5. S.L. Harris, D.M. Harris, “Digital Design and Computer Architecture”, RISC-V edition, Morgan–Kaufmann, 2021.			
6. MIPS Technologies, Inc., “MIPS32™ Architecture for Programmers, Volume I: Introduction to the MIPS 32™ Architecture”.			
7. MIPS Technologies, Inc., “MIPS32™ Architecture for Programmers, Volume II: The MIPS 32™ Instruction Set”.			
8.2 Aplicații (seminar/laborator/proiect)*	Nr.ore	Metode de predare	Observații
Introducere în mediul de dezvoltare Vivado	2	Prezentare/proiectare pe tablă, exerciții, testare pe placa de dezvoltare FPGA cu software specializat	
Proiectarea și implementarea unității aritmetice-logice	2		
Proiectarea și implementarea unităților de memorare	2		
Proiectarea/implementarea procesorului MIPS, ciclu unic – Introducere	2		
Proiectarea/implementarea procesorului MIPS, ciclu unic – Extragerea instrucțiunilor	2		
Proiectarea/implementarea procesorului MIPS, cidu unic – Decodificare și control	2		
Proiectarea/implementarea procesorului MIPS, cidu unic – Finalizarea arhitecturii	2		
Testarea procesorului MIPS, ciclu unic	2		
Proiectarea procesorului MIPS, pipeline – Proiectare și implementare	2		
Proiectarea procesorului MIPS, pipeline – Rezolvarea hazardurilor	2		
Interfațare serială cu periferice	2		
Prezentarea procesorului – Evaluare / Testare	2		
Prezentarea procesorului – Evaluare	2		
Prezentarea procesorului – Evaluare	2		
In biblioteci virtuale			
1. F. Oniga, M. Negru, C. Vancea, Lucrări de laborator http://users.utcluj.ro/~onigaf , https://mihai.utcluj.ro/computer-architecture , http://users.utcluj.ro/~vcristian/AC.html			
2. F. Oniga, M. Negru, “Arhitectura Calculatoarelor – Îndrumător de laborator”, U.T. Press, 2019, ISBN 978-606-737-350-9.			
3. M. Negru, F. Oniga, S. Nedevschi, “Computer Architecture – Laboratory Guide”, U.T. Press, 2019, ISBN 978-606-737-123-9.			

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

Disciplina este o disciplină fundamentală a domeniului Calculatoare și Tehnologia Informației, conținutul ei îmbinând aspectele fundamentale cu aspecte practice folosite pentru proiectarea și implementarea circuitelor digitale. Conținutul disciplinei este coroborat cu programele specifice ale altor universități din țară și străinătate fiind evaluat de agenții guvernamentale românești (CNEAA și ARACIS). Aspectele practice implică familiarizarea și folosirea de produse/unelte de dezvoltare oferite de companii din România, Europa și USA (ex. Xilinx, Digilent).

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Testarea cunoștințelor teoretice, capacitatea de rezolvare a problemelor, prezență și activitate	Examen scris (final)	50%
Seminar	-	-	-
Laborator	Abilități practice de rezolvare și implementare a problemelor specifice, de proiectare procesoare și descriere în limbajul VHDL. Prezență și activitate	Evaluare continuă, teste de verificare	50%

Proiect	-	-	-
Standard minim de performanță: Cunoașterea fundamentelor teoretice ale disciplinei, abilitatea de a proiecta, implementa și extinde un procesor cu un set redus de instrucțiuni. Condiții de participare la examenul final: nota laborator ≥ 5 Criterii de promovare examen: nota examen final ≥ 5 Calcul notă disciplină: 50% nota examen final + 50% nota laborator			

Data completării: 26.02.2025	Titulari	Titlu Prenume NUME	Semnătura
	Curs	Prof.dr.ing. Florin ONIGA	
		Conf.dr.ing. Mihai NEGRU	
		Șl.dr.ing. Cristian-Cosmin VANCEA	
	Aplicații	Prof.dr.ing. Florin ONIGA	
		Conf.dr.ing. Mihai NEGRU	
		Șl.dr.ing. Cristian-Cosmin VANCEA	
		Conf.dr.ing. Răzvan ITU	
		Șl.dr.ing. Florin Dragoș LIȘMAN	
		Șl.dr.ing. Constantin Ioan NANDRA	
		Șl.dr.ing. Mircea-Paul MUREȘAN	
		As.ing. Attila Ernő FÜZES	
		As.ing. Vivian CHICIUDEAN	

Data avizării în Consiliul Departamentului Calculatoare	Director Departament, Prof.dr.ing. Rodica Potolea
Data aprobării în Consiliul Facultății de Automatică și Calculatoare	Decan, Prof.dr.ing. Vlad Mureșan